

VERTRAG ÜBER INTERNATIONALE ZUSAMMENSARBEIT AUF DEM GEBIET DES PATENTWESENS

PCT

INTERNATIONALER VORLÄUFIGER PRÜFUNGSBERICHT
(Artikel 36 und Regel 70 PCT)



Aktenzeichen des Anmelders oder Anwalts P 26968	WEITERES VORGEHEN siehe Mitteilung über die Übersendung des internationalen vorläufigen Prüfungsberichts (Formblatt PCT/PEA/416)	
Internationales Aktenzeichen PCT/DE 03/03588	Internationales Anmeldedatum (Tag/Monat/Jahr) 29.10.2003	Prioritätsdatum (Tag/Monat/Jahr) 31.10.2002
Internationale Patentklassifikation (IPK) oder nationale Klassifikation und IPK H01L51/20		
Anmelder INFINEON TECHNOLOGIES AG et al.		

- Dieser internationale vorläufige Prüfungsbericht wurde von der mit der internationalen vorläufigen Prüfung beauftragten Behörde erstellt und wird dem Anmelder gemäß Artikel 36 übermittelt.
- Dieser BERICHT umfaßt insgesamt 5 Blätter einschließlich dieses Deckblatts.
☒ Außerdem liegen dem Bericht ANLAGEN bei; dabei handelt es sich um Blätter mit Beschreibungen, Ansprüchen und/oder Zeichnungen, die geändert wurden und diesem Bericht zugrunde liegen, und/oder Blätter mit vor dieser Behörde vorgenommenen Berichtigungen (siehe Regel 70.16 und Abschnitt 607 der Verwaltungsrichtlinien zum PCT).

Diese Anlagen umfassen insgesamt 4 Blätter.

- Dieser Bericht enthält Angaben zu folgenden Punkten:

- I ☒ Grundlage des Bescheids
- II ☐ Priorität
- III ☐ Keine Erstellung eines Gutachtens über Neuheit, erfinderische Tätigkeit und gewerbliche Anwendbarkeit
- IV ☐ Mangelnde Einheitlichkeit der Erfindung
- V ☒ Begründete Feststellung nach Regel 66.2 a)ii) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung
- VI ☐ Bestimmte angeführte Unterlagen
- VII ☐ Bestimmte Mängel der internationalen Anmeldung
- VIII ☐ Bestimmte Bemerkungen zur internationalen Anmeldung

Datum der Einreichung des Antrags 25.05.2004	Datum der Fertigstellung dieses Berichts 28.12.2004
Name und Postanschrift der mit der internationalen Prüfung beauftragten Behörde  Europäisches Patentamt D-80298 München Tel. +49 89 2399 - 0 Tx: 523656 epmu d Fax: +49 89 2399 - 4465	Bevollmächtigter Bediensteter Kusztelán, L Tel. +49 89 2399-2479 

I. Grundlage des Berichts

1. Hinsichtlich der **Bestandteile** der internationalen Anmeldung (*Ersatzblätter, die dem Anmeldeamt auf eine Aufforderung nach Artikel 14 hin vorgelegt wurden, gelten im Rahmen dieses Berichts als "ursprünglich eingereicht" und sind ihm nicht beigelegt, weil sie keine Änderungen enthalten (Regeln 70.16 und 70.17)*):

Beschreibung, Seiten

1-24 in der ursprünglich eingereichten Fassung

Ansprüche, Nr.

1-16 eingegangen am 10.12.2004 mit Schreiben vom 10.12.2004

Zeichnungen, Blätter

1/5-5/5 in der ursprünglich eingereichten Fassung

2. Hinsichtlich der **Sprache**: Alle vorstehend genannten Bestandteile standen der Behörde in der Sprache, in der die internationale Anmeldung eingereicht worden ist, zur Verfügung oder wurden in dieser eingereicht, sofern unter diesem Punkt nichts anderes angegeben ist.

Die Bestandteile standen der Behörde in der Sprache: zur Verfügung bzw. wurden in dieser Sprache eingereicht; dabei handelt es sich um:

- ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen Recherche eingereicht worden ist (nach Regel 23.1(b)).
- ☐ die Veröffentlichungssprache der internationalen Anmeldung (nach Regel 48.3(b)).
- ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen vorläufigen Prüfung eingereicht worden ist (nach Regel 55.2 und/oder 55.3).

3. Hinsichtlich der in der internationalen Anmeldung offenbarten **Nucleotid- und/oder Aminosäuresequenz** ist die internationale vorläufige Prüfung auf der Grundlage des Sequenzprotokolls durchgeführt worden, das:

- ☐ in der internationalen Anmeldung in schriftlicher Form enthalten ist.
- ☐ zusammen mit der internationalen Anmeldung in computerlesbarer Form eingereicht worden ist.
- ☐ bei der Behörde nachträglich in schriftlicher Form eingereicht worden ist.
- ☐ bei der Behörde nachträglich in computerlesbarer Form eingereicht worden ist.
- ☐ Die Erklärung, daß das nachträglich eingereichte schriftliche Sequenzprotokoll nicht über den Offenbarungsgehalt der internationalen Anmeldung im Anmeldezeitpunkt hinausgeht, wurde vorgelegt.
- ☐ Die Erklärung, daß die in computerlesbarer Form erfassten Informationen dem schriftlichen Sequenzprotokoll entsprechen, wurde vorgelegt.

4. Aufgrund der Änderungen sind folgende Unterlagen fortgefallen:

- ☐ Beschreibung, Seiten:
- ☐ Ansprüche, Nr.:
- ☐ Zeichnungen, Blatt:

**INTERNATIONALER VORLÄUFIGER
PRÜFUNGSBERICHT**

Internationales Aktenzeichen PCT/DE 03/03588

5. ☐ Dieser Bericht ist ohne Berücksichtigung (von einigen) der Änderungen erstellt worden, da diese aus den angegebenen Gründen nach Auffassung der Behörde über den Offenbarungsgehalt in der ursprünglich eingereichten Fassung hinausgehen (Regel 70.2(c)).

(Auf Ersatzblätter, die solche Änderungen enthalten, ist unter Punkt 1 hinzuweisen; sie sind diesem Bericht beizufügen.)

6. Etwaige zusätzliche Bemerkungen:

V. Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung

1. Feststellung
Neuheit (N) Ja: Ansprüche 1-16
Nein: Ansprüche
Erfinderische Tätigkeit (IS) Ja: Ansprüche 1-16
Nein: Ansprüche
Gewerbliche Anwendbarkeit (IA) Ja: Ansprüche: 1-16
Nein: Ansprüche:

2. Unterlagen und Erklärungen:

siehe Beiblatt

1. Es wird auf die folgenden Dokumente verwiesen:

- D1: US-A-5 899 734 (LEE HONG HEE) 4. Mai 1999 (1999-05-04)
- D2: US-B-6 407 4261 (AHN KIE Y ET AL) 18. Juni 2002 (2002-06-18)
- D3: US 2002/001905 A1 (CHOI WON-BONG ET AL) 3. Januar 2002
- D4: DE 100 36 897 C (INFINEON TECHNOLOGIES AG) 3. Januar 2002
- D5: US-B-6 361 8612 (GAO YUFEI ET AL) 26. März 2002 (2002-03-26)
- D6: PEIN H ET AL: "PERFORMANCE OF THE 3-D PENCIL FLASH EPROM CELL AND MEMORY ARRAY" IEEE TRANSACTIONS ON ELECTRON DEVICES, IEEE INC. NEW YORK, US, Bd. 42, Nr. 11, 1. November 1995 (1995-11-01), Seiten 1982-1991, XP000582412 ISSN: 0018-9383
- D7: US 2002/130311 A1 (CUI YI ET AL) 19. September 2002 (2002-09-19)

D1, das als nächstliegender Stand der Technik angesehen wird, offenbart eine nichtflüchtigen Speicherzelle, siehe Figur 4F und den dazugehörigen Text, von der sich der Gegenstand der Ansprüche 1 und 13 dadurch unterscheidet, daß eine Nanoröhre, ein Bündel von Nanoröhren oder ein Nanostäbschen als einen Kanal-Bereich vorgesehen ist.

D2 offenbart eine nichtflüchtigen Speicherzelle, siehe Figur 3C und den dazugehörigen Text, von der sich der Gegenstand der Ansprüche 1 und 13 dadurch unterscheidet, daß eine Nanoröhre, ein Bündel von Nanoröhren oder ein Nanostäbschen als einen Kanal-Bereich vorgesehen ist.

D3 und D4 offenbaren einen Feldeffekttransistor, in dem Kohlenstoff-Nanoröhrchen die Funktionalität des Kanalbereichs aufweisen. Eine nichtflüchtigen Speicherzelle ist nicht erwähnt.

D5 und D7 offenbaren Nanoröhren, Bündeln von Nanoröhren und Nanostäbschen, die in Speicherzellen eingesetzt werden. Eine nichtflüchtigen Speicherzelle ist nicht erwähnt.

D6 offenbart eine nichtflüchtigen Speicherzelle, in der eine leitenden Floating-Gate als Ladungsspeicherschicht benutzt wird, siehe Figur 1 und den dazugehörigen Text.

Der Gegenstand der Ansprüche 1 und 13 ist somit neu (Artikel 33(2) PCT).

Selbst wenn der Fachmann an eine Kombination von D1 und D3 oder D4 denken würde, ist die Anwendung von der elektrisch isolierenden Schicht als Ladungsspeicherschicht in keiner der Dokumente erwähnt werden.

Die Ansprüche 2-12 und 14-15 sind von der Ansprüche 1 und 13 abhängig und erfüllen damit ebenfalls die Erfordernisse des PCT in bezug auf Neuheit und erfinderische Tätigkeit.

Patentansprüche

1. Nichtflüchtige Speicherzelle

- mit einem Vertikal-Feldeffekttransistor mit einem als Kanal-Bereich eingerichteten Nanoelement, wobei das Nanoelement
 - eine Nanoröhre,
 - ein Bündel von Nanoröhren, oder
 - ein Nanostäbchen,aufweist;
- mit einer das Nanoelement zumindest teilweise umgebenden elektrisch isolierenden Schicht als Ladungsspeicherschicht und als Gate-isolierende Schicht, die derart eingerichtet ist, dass
 - elektrische Ladungsträger selektiv darin einbringbar oder daraus entfernbar sind,
 - die elektrische Leitfähigkeit des Nanoelements charakteristisch von in der elektrisch isolierenden Schicht eingebrachten elektrischen Ladungsträgern beeinflussbar ist.

2. Speicherzelle nach Anspruch 1,

bei der die elektrisch isolierende Schicht

- eine Siliziumoxid-Siliziumnitrid-Siliziumoxid-Schichtenfolge; oder
 - eine Aluminiumoxid-Schicht
- ist.

3. Speicherzelle nach Anspruch 1 oder 2,

bei der das Nanostäbchen

- Silizium,
 - Germanium,
 - Indiumphosphid,
 - Galliumnitrid,
 - Galliumarsenid,
 - Zirkoniumoxid und/oder
 - ein Metall,
- aufweist.

4. Speicherzelle nach einem der Ansprüche 1 bis 3,
bei der die Nanoröhre

- eine Kohlenstoff-Nanoröhre,
- einen Kohlenstoff-Bor-Nanoröhre,
- eine Kohlenstoff-Stickstoff-Nanoröhre,
- eine Wolframsulfid-Nanoröhre oder
- eine Chalkogenid-Nanoröhre

ist.

5. Speicherzelle nach einem der Ansprüche 1 bis 4,
die eine erste elektrisch leitfähige Schicht als ersten
Source-/Drain-Bereich des Feldeffekttransistors aufweist, auf
welche das Nanoelement aufgewachsen ist.

6. Speicherzelle nach Anspruch 5,
bei der die erste elektrisch leitfähige Schicht aus
Katalysatormaterial zum Katalysieren des Ausbildens des
Nanoelements hergestellt ist.

7. Speicherzelle nach einem der Ansprüche 1 bis 6,
die eine zweite elektrisch leitfähige Schicht als Gate-Bereich
des Feldeffekttransistors aufweist, welche die elektrisch
isolierende Schicht zumindest teilweise umgibt.

8. Speicherzelle nach Anspruch 7,
bei der die Dicke der zweiten elektrisch leitfähigen Schicht
kleiner als eine Längsausdehnung des Nanoelements vorgesehen
wird derart, dass die das Nanoelement umgebende elektrisch
isolierende Schicht und die zweite elektrisch leitfähige
Schicht einen Teil des Nanoelements umgebende
Ringstruktur bilden.

9. Speicherzelle nach einem der Ansprüche 1 bis 8,
die eine dritte elektrisch leitfähige Schicht als zweiten
Source-/Drain-Bereich des Feldeffekttransistors aufweist,
welche auf dem Nanoelement ausgebildet ist.

10. Speicherzelle nach einem der Ansprüche 1 bis 9,

ausgebildet auf und/oder in einem Substrat aus polykristallinem oder amorphem Material.

11. Speicherzelle nach einem der Ansprüche 1 bis 10, die ausschließlich aus dielektrischem Material, metallischem Material und dem Material der Nanostruktur gebildet ist.

12. Speicherzellen-Anordnung mit einer Mehrzahl von nebeneinander und/oder aufeinander ausgebildeten Speicherzellen nach einem der Ansprüche 1 bis 11.

13. Verfahren zum Herstellen einer nichtflüchtigen Speicherzelle,

bei dem ein Vertikal-Feldeffekttransistor mit einem als Kanal-Bereich eingerichteten Nanoelement, welches eine Nanoröhre, ein Bündel von Nanoröhren oder ein Nanostäbchen aufweist, ausgebildet wird;

- bei dem eine das Nanoelement zumindest teilweise umgebende elektrisch isolierende Schicht als Ladungsspeicherschicht und als Gate-isolierende Schicht ausgebildet wird;
- bei dem die elektrisch isolierende Schicht derart eingerichtet wird, dass
 - elektrische Ladungsträger selektiv darin einbringbar oder daraus entfernbar sind;
 - die elektrische Leitfähigkeit des Nanoelements charakteristisch von in der elektrisch isolierenden Schicht eingebrachten elektrischen Ladungsträgern beeinflussbar ist.

14. Verfahren nach Anspruch 13,

- bei dem eine erste elektrisch leitfähige Schicht als erster Source-/Drain-Bereich des Feldeffekttransistors ausgebildet wird;
- bei dem nachfolgend eine zweite elektrisch leitfähige Schicht als Gate-Bereich des Feldeffekttransistors ausgebildet wird;

- bei dem ein Teilbereich der ersten elektrisch leitfähigen Schicht freigelegt wird, indem ein Durchgangsloch in die zweite elektrisch leitfähige Schicht eingebracht wird;
- bei dem die elektrisch isolierende Schicht auf der Oberfläche des Durchgangslochs ausgebildet wird;
- bei dem das Nanoelement auf dem freigelegten Teilbereich der ersten elektrisch leitfähigen Schicht in dem Durchgangsloch aufgewachsen wird.

15. Verfahren nach Anspruch 13,

- bei dem eine erste elektrisch leitfähige Schicht als erster Source-/Drain-Bereich des Feldeffekttransistors ausgebildet wird;
- bei dem nachfolgend eine Hilfsschicht ausgebildet wird;
- bei dem ein Teilbereich der ersten elektrisch leitfähigen Schicht freigelegt wird, indem ein Durchgangsloch in die Hilfsschicht eingebracht wird;
- bei dem das Nanoelement auf dem freigelegten Teilbereich der ersten elektrisch leitfähigen Schicht in dem Durchgangsloch aufgewachsen wird;
- bei dem die Hilfsschicht entfernt wird; und
- bei dem die elektrisch isolierende Schicht auf der Oberfläche des Nanoelements aufgebracht wird.

16. Verfahren nach Anspruch 13,

bei dem das Nanoelement zunächst freistehend auf einem Source-/Drain-Bereich vertikal aufgewachsen wird und nachfolgend der restliche Vertikal-Feldeffekttransistor ausgebildet wird.

Supplementary Form for Order to File Patent Applications

Priority / Priorities to be claimed

State	Filing date /	Application No.
DE	31.10.2002	102 50 829.1

Applicant(s) / Assignee(s), Address

Infineon Technologies AG, St.-Martin-Str. 53, 81669 München, GERMANY

Inventor(s)

First Name, Last Name, Nationality, Address, Country of Residence
e-mail (if known)

Andrew Graham	GB	Gufidauner Str. 6	81547	München	DE
Franz Hofmann	DE	Herbergstr. 25B	80995	München	DE
Wolfgang Hönlein	DE	Parkstr. 8 A	82008	Unterhaching	DE
Johannes Kretz	AT	Tattenbachstr. 1	80538	München	DE
Franz Kreupl	DE	Mandlstr. 24	80802	München	DE
franz.kreupl@infineon.com					
Erhard Landgraf	DE	Watzmannstr. 3	81541	München	DE
Richard Johannes Luyken	DE	Böcklerweg 28	81825	München	DE
Wolfgang Rösner	DE	Sudetenstr. 23	85521	Ottobrunn	DE
Thomas Schulz	DE	2900 Sunridge Drive #1310	78741	Austin, TX	US
Thomas.Schulz@infineon.com /					
thomas.schulz@sematech.org					
Michael Specht	DE	Schraudolphstr. 42	80799	München	DE

Translation

PATENT COOPERATION TREATY

PCT/DE2003/003588



PCT

INTERNATIONAL PRELIMINARY REPORT ON PATENTABILITY
(Chapter II of the Patent Cooperation Treaty)

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference P 26968	FOR FURTHER ACTION	See Form PCT/IPEA/416
International application No. PCT/DE2003/003588	International filing date (day/month/year) 29 October 2003 (29.10.2003)	Priority date (day/month/year) 31 October 2002 (31.10.2002)
International Patent Classification (IPC) or national classification and IPC H01L 51/20		
Applicant INFINEON TECHNOLOGIES AG		

1. This report is the international preliminary examination report, established by this International Preliminary Examining Authority under Article 35 and transmitted to the applicant according to Article 36.

2. This REPORT consists of a total of 5 sheets, including this cover sheet.

3. This report is also accompanied by ANNEXES, comprising:

a. ☒ (sent to the applicant and to the International Bureau) a total of 4 sheets, as follows:

☐ sheets of the description, claims and/or drawings which have been amended and are the basis of this report and/or sheets containing rectifications authorized by this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions).

☐ sheets which supersede earlier sheets, but which this Authority considers contain an amendment that goes beyond the disclosure in the international application as filed, as indicated in item 4 of Box No. I and the Supplemental Box.

b. ☐ (sent to the International Bureau only) a total of (indicate type and number of electronic carrier(s)) _____, containing a sequence listing and/or tables related thereto, in computer readable form only, as indicated in the Supplemental Box Relating to Sequence Listing (see Section 802 of the Administrative Instructions).

4. This report contains indications relating to the following items:

☒ Box No. I Basis of the report

☐ Box No. II Priority

☐ Box No. III Non-establishment of opinion with regard to novelty, inventive step and industrial applicability

☐ Box No. IV Lack of unity of invention

☒ Box No. V Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

☐ Box No. VI Certain documents cited

☐ Box No. VII Certain defects in the international application

☐ Box No. VIII Certain observations on the international application

Date of submission of the demand 25 May 2004 (25.05.2004)	Date of completion of this report 28 December 2004 (28.12.2004)
Name and mailing address of the IPEA/EP	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL PRELIMINARY REPORT ON PATENTABILITY

International application No.

PCT/DE2003/003588

Box No. I Basis of the report

1. With regard to the language, this report is based on the international application in the language in which it was filed, unless otherwise indicated under this item.

- ☐ This report is based on translations from the original language into the following language _____, which is language of a translation furnished for the purpose of:
- ☐ international search (under Rules 12.3 and 23.1(b))
 - ☐ publication of the international application (under Rule 12.4)
 - ☐ international preliminary examination (under Rules 55.2 and/or 55.3)

2. With regard to the elements of the international application, this report is based on *(replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report)*:

- ☐ The international application as originally filed/furnished
- ☒ the description:
- pages _____ 1-24 _____, as originally filed/furnished
- pages* _____ received by this Authority on _____
- pages* _____ received by this Authority on _____
- ☒ the claims:
- pages _____, as originally filed/furnished
- pages* _____, as amended (together with any statement) under Article 19
- pages* 1-16 received by this Authority on 10 December 2004 (10.12.2004)
- pages* _____ received by this Authority on _____
- ☒ the drawings:
- pages _____, as originally filed/furnished
- pages* 1/5-5/5 received by this Authority on _____
- pages* _____ received by this Authority on _____
- ☐ a sequence listing and/or any related table(s) – see Supplemental Box Relating to Sequence Listing.

3. ☐ The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/figs _____
- ☐ the sequence listing (*specify*): _____
- ☐ any table(s) related to sequence listing (*specify*): _____

4. ☐ This report has been established as if (some of) the amendments annexed to this report and listed below had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/figs _____
- ☐ the sequence listing (*specify*): _____
- ☐ any table(s) related to sequence listing (*specify*): _____

* If item 4 applies, some or all of those sheets may be marked "superseded."

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/DE 03/03588

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	1-16	YES
	Claims		NO
Inventive step (IS)	Claims	1-16	YES
	Claims		NO
Industrial applicability (IA)	Claims	1-16	YES
	Claims		NO

2. Citations and explanations

Reference is made to the following documents:

- D1: US-A-5 899 734 (LEE HONG HEE), 4 May 1999 (1999-05-04)
- D2: US-B1-6 407 426 (AHN KIE Y et al.), 18 June 2002 (2002-06-18)
- D3: US 2002/001905 A1 (CHOI WON-BONG et al.), 3 January 2002
- D4: DE 100 36 897 C (INFINEON TECHNOLOGIES AG), 3 January 2002
- D5: US-B2-6 361 861 (GAO YUFEI et al.), 26 March 2002 (2002-03-26)
- D6: PEIN H et al.: "PERFORMANCE OF THE 3-D PENCIL FLASH EPROM CELL AND MEMORY ARRAY", IEEE TRANSACTIONS ON ELECTRON DEVICES, IEEE INC. NEW YORK, US, Vol. 42, No. 11, 1 November 1995 (1995-11-01), pages 1982-1991, XP000582412, ISSN 0018-9383
- D7: US 2002/130311 A1 (CUI YI et al.), 19 September 2002 (2002-09-19)

Document D1, which is considered to be the closest prior art, discloses a non-volatile memory cell (see figure 4F and the related text). The subject matter of claims 1 and 13 of the present application differs in that the channel region is a nanotube, a nanotube array or a nanorod.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/DE 03/03588

Document D2 discloses a non-volatile memory cell (see figure 3C and the related text). The subject matter of claims 1 and 13 of the present application differs in that the channel region is a nanotube, a nanotube array or a nanorod.

Documents D3 and D4 disclose field effect transistors with carbon nanotubes performing the function of the channel region. Neither document mentions a non-volatile memory cell.

Documents D5 and D7 disclose nanotubes, nanotube arrays and nanorods inserted in memory cells. Neither document mentions a non-volatile memory cell.

Document D6 discloses a non-volatile memory cell in which a conductive floating gate is used as a charge-storing layer (see figure 1 and the related text).

The subject matter of claims 1 and 13 is therefore novel (PCT Article 33(2)).

Even if a person skilled in the art were to think of combining the teachings of D1 and D3 or D4, the idea of using the electrically insulating layer as a charge-storing layer is not mentioned in any of the prior art documents.

Claims 2 to 12 and 14 to 15 are dependent on claims 1 and 13 respectively, and therefore also meet the PCT requirements in respect of novelty and inventive step.